

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 05198638 A

(43) Date of publication of application: 06.08.93

(51) Int. Cl

H01L 21/66

(21) Application number: 04008760

(71) Applicant: NEC KYUSHU LTD

(22) Date of filing: 21.01.92

(72) Inventor: SUETSUGU TOSHIYUKI

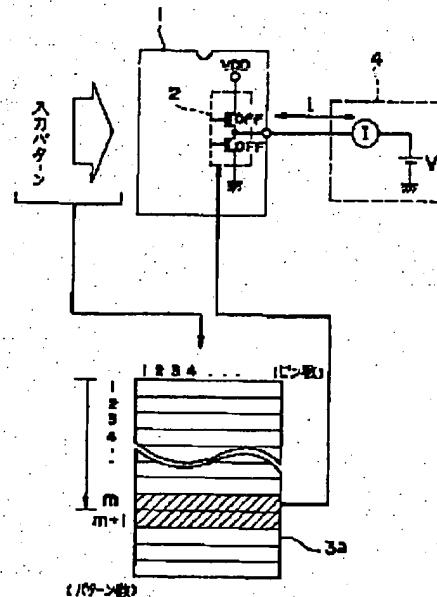
(54) METHOD OF MEASURING SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: To make it possible to prevent the failure of measurement caused by the change in condition of a measured terminal part due to a noise input, etc., to an input terminal for setting the condition of the measured terminal part in a method of measuring a leakage current of an output terminal of a semiconductor device.

CONSTITUTION: Test patterns 3 are applied to a semiconductor device 1 and a measured terminal part 2 is created to a high impedance condition. Then, a DC measuring unit 4 is connected to the measured terminal part 2 under this condition, and a current under the applied voltage is measured. In this case, a traveling pattern in the test patterns 3 is set so that a continuous 2 patterns or more of the high impedance condition of the measured terminal part 2 are generated, and the travel is stopped at the top pattern of the patterns for generating the high impedance condition.

COPYRIGHT: (C)1993,JPO&Japio



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-198638

(43)公開日 平成5年(1993)8月6日

(51)Int.Cl.⁵

H 01 L 21/66

識別記号 庁内整理番号

F 8406-4M

E 8406-4M

F I

技術表示箇所

審査請求 未請求 請求項の数1(全4頁)

(21)出願番号 特願平4-8760

(22)出願日 平成4年(1992)1月21日

(71)出願人 000164450

九州日本電気株式会社

熊本県熊本市八幡町100番地

(72)発明者 末次 敏行

熊本県熊本市八幡町100番地 九州日本電
気株式会社内

(74)代理人 弁理士 藤巻 正憲

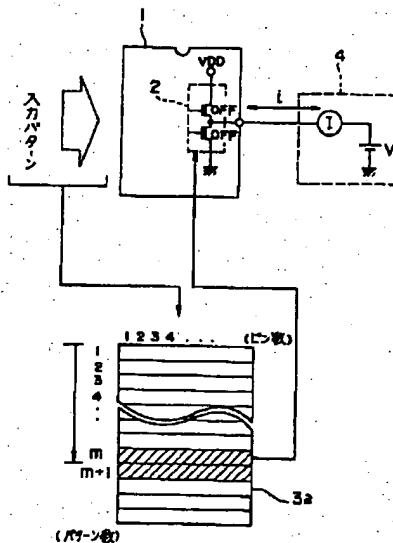
(54)【発明の名称】 半導体装置の測定方法

(57)【要約】

【目的】 半導体装置の出力端子リーコ電流測定方法において、被測定端子部の状態がその被測定端子部の状態を設定するための入力端子への雑音入力等により変化して、正常な測定ができなくなることを防ぐことができる半導体装置の測定方法を提供する。

【構成】 半導体装置1にテストパターン3を印加して、被測定端子部2をハイインピーダンス状態にし、更に、この状態で被測定端子部2にDC測定ユニット4を接続して電圧印加電流を測定する。この際、テストパターン3における走行パターンは、被測定端子部2のハイインピーダンス状態が連続して2パターン以上発生するよう設定して、そのハイインピーダンス状態を発生させるパターンの先頭パターンで走行を止める。

- 1: 半導体装置
- 2: 被測定端子部
- 3: テストパターン
- 4: DC測定ユニット
- 5: 印出電流



【特許請求の範囲】

【請求項1】 テストパターンを被測定端子部に入力して半導体装置の出力端子のリーク電流を測定する半導体装置の測定方法において、前記被測定端子部をハイインピーダンス状態に制御するパターンMを連続して複数回発生するように設定し、出力端子リーク電流測定の開始時に、前記パターンMにおける1番目に発生するパターンが発生した後に前記テストパターンの変更を止めることを特徴とする半導体装置の測定方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置の測定方法に関し、特に、半導体装置における出力端子リーク電流の測定方法に関する。

【0002】

【従来の技術】 従来の半導体装置の測定方法としては、図3に示すような半導体装置の測定方法が知られている。図3に示す従来の半導体装置の測定方法における出力端子リーク電流の測定は、半導体装置1にテストパターン3を印加して、被測定端子部2がハイインピーダンス状態となるパターンnまでテストパターン3を走査させる。更に、この状態で被測定端子部2にDC測定ユニット4を接続して、出力端子のリーク電流を測定する。

【0003】 この場合に、例えば、テストパターン3における斜線部で示すパターンnを半導体装置1が入力すると、被測定端子部2内におけるVDD側トランジスタ及びGND側トランジスタがOFFになりハイインピーダンス状態になる。通常、被測定端子部2は、ハイインピーダンス状態になっているため、DC測定ユニット4により被測定端子部2に電圧Vを印加しても、検出電流iは、限りなく0アンペアに近い値になる。

【0004】

【発明が解決しようとする課題】 しかしながら、上述した従来の半導体装置の測定方法では、DC測定ユニットにより被測定端子部に電圧を印加している際に、その被測定端子部の状態を設定するための入力端子に雑音パルス等が加わると、その被測定端子部内のトランジスタが誤動作してON状態になってしまい、出力端子リーク電流の正常な測定ができなくなるという問題点がある。

【0005】 本発明はかかる問題点に鑑みてなされたものであって、半導体装置の出力端子リーク電流測定において、被測定端子部の状態がその被測定端子部の状態を設定するための入力端子への雑音入力等により変化して、正常な測定ができなくなることを防ぐことができる半導体装置の測定方法を提供することを目的とする。

【0006】

【課題を解決するための手段】 本発明に係る半導体装置の測定方法は、テストパターンを被測定端子部に入力して半導体装置の出力端子のリーク電流を測定する半導体装置の測定方法において、前記被測定端子部をハイインピーダンス状態に制御するパターンMを連続して複数回発生するように設定し、出力端子リーク電流測定の開始時に、前記パターンMにおける1番目に発生するパターンが発生した後に前記テストパターンの変更を止めることを特徴とする。

【0007】

【作用】 本発明に係る半導体装置の測定方法においては、テストパターンを被測定端子部に入力して半導体装置の出力端子のリーク電流を測定する。そして、この半導体装置の測定方法においては、被測定端子部をハイインピーダンス状態に設定するパターンMを連続して発生させることができ、その半導体装置の出力端子のリーク電流の測定を始める際は、テストパターンは、被測定端子部をハイインピーダンス状態に設定するパターンMの1パターン目とする。これにより、被測定端子部の状態を設定するための入力端子へ雑音等が入力しても、この雑音等の入力は、被測定端子部をハイインピーダンス状態に設定するパターンMの入力と等価となる。従って、本発明に係る半導体装置の測定方法は、被測定端子部の状態を設定するための入力端子へ雑音等が入力しても、被測定端子部の状態は変化せず正常な測定ができる。

【0008】

【実施例】 次に、本発明の実施例について添付の図面を参照して説明する。

【0009】 図1は、本発明の実施例に係る半導体装置の測定方法を示すブロック図である。図1に示すように、本実施例に係る半導体装置の測定方法における出力端子リーク電流の測定は、図3に示す従来の半導体装置の測定方法と同様に、半導体装置1にテストパターン3aを印加して、被測定端子部2をハイインピーダンス状態にし、更に、この状態で被測定端子部2にDC測定ユニット4を接続して、出力端子のリーク電流を測定する。

【0010】 この際、本実施例に係る半導体装置の測定方法では、テストパターン3aにおける走査パターンを被測定端子部2におけるハイインピーダンス状態が連続して2パターン以上発生するように設定して、そのハイインピーダンス状態を発生させるパターンの先頭パターンで走査を止める。図1では、テストパターン3aにおける斜線部(パターンm, m+1)がそのハイインピーダンス状態を発生させるパターンに相当する。

【0011】 次に、上述の如く構成された本実施例に係る半導体装置の測定方法の動作について説明する。図2は、図1に示す半導体装置1における被測定端子の状態設定部を示す回路図である。図2に示すように、半導体装置1にテストパターン3aにおけるパターンmを印加したときは、半導体装置1における状態設定部により被測定端子2内のトランジスタはOFF状態になる。そして、この状態で被測定端子部2にDC測定ユニット4を接続して、電圧印加電流を測定する。このとき、ノイズ

3

5が半導体装置1に印加されても、パターンm+1を半導体装置1に印加することと等価となるため、被測定端子部2の状態は変化しない。

【0012】従つて、本実施例に係る半導体装置の測定方法によれば、半導体装置の出力端子リーク電流測定において、被測定端子部の状態を設定するための入力端子へ雑音等が入力しても、被測定端子部の状態は変化せず正常な測定ができる。

[0013]

【発明の効果】以上説明したように本発明に係る半導体装置の測定方法によれば、半導体装置の出力端子リード電流測定時において、被測定端子部をハイインピーダンス状態に設定するテストパターンを連続して発生させることができ、その測定を始める際は、テストパターンは、被測定端子部をハイインピーダンス状態に設定するテストパターンにおける1パターン目とするため、被測

4

定端子部の状態を設定するための入力端子へ雑音等が入力しても、被測定端子部の状態は変化せず正常な測定ができる。

【図面の簡単な説明】

【図1】本発明の実施例に係る半導体装置の測定方法を示すブロック図である。

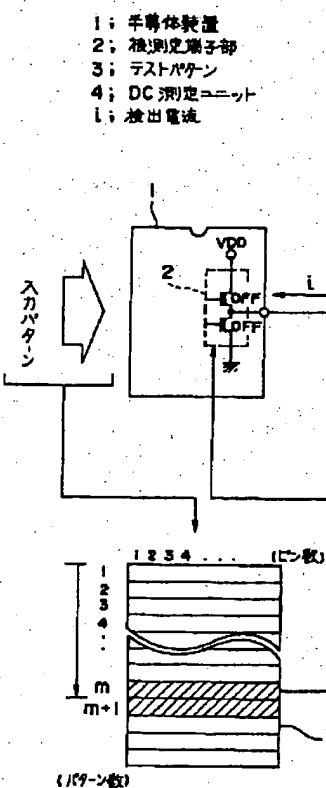
【図2】図1に示す半導体装置1における状態設定部を示す回路図である。

【図3】従来の半導体装置の測定方法の一例を示すプロック図である。

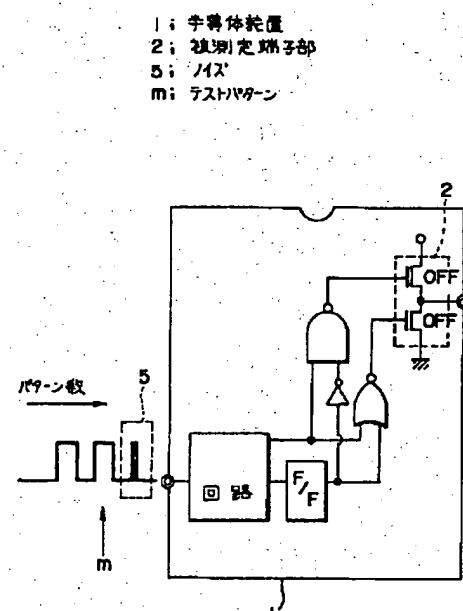
【符号の説明】

- 1 ; 半導体装置
- 2 ; 被測定端子部
- 3, 3 a ; テストパターン
- 4 ; DC測定ユニット

〔圖1〕



[图2]



【図3】

